



ナノ構造によるシリコン複合膜の熱伝導率制御と熱電変換素子への応用

著者	菊池 亜紀応
学位授与機関	Tohoku University
学位授与番号	11301甲第17733号
URL	http://hdl.handle.net/10097/00122149

氏名	きくちあきおう 菊池亜紀
研究科, 専攻の名称	東北大学大学院工学研究科 (博士課程) 機械システム工学専攻
学位論文題目	ナノ構造を用いたシリコン複合膜の熱伝導率制御と 熱電変換素子への応用
論文審査委員	主査 東北大学教授 小野 崇人 東北大学教授 寒川 誠二 東北大学教授 羽根 一博 東北大学准教授 燈明 泰成

論文内容要約

近年, 環境発電デバイスとして, ゼーベック効果を利用した熱電変換デバイスが注目されている。従来, 熱電変換デバイスには BiTe や SbTe などの半導体材料が用いられているが, 熱電変換効率が低いことや材料が高価で毒性を有することから代替材料の開発が求められており, ナノ構造を用いた新規材料の開発が着目されている。

その中でも Si 系材料のナノワイヤー (NWs) はユニークな機械, 電気, 物理的な特性を持つ 1 次元材料であり, ナノ構造化による熱電変換特性の大幅な改善が報告されて以降, 安価で環境負荷の低く, 高効率な熱電変換材料になる可能性があることから数多くの研究が行われている。更に直径 100nm 以下で高密度・高均一な Si 系材料のナノワイヤーからなる複合膜は, 優れた熱電特性を示すことが期待されるが, その作製プロセスは容易ではなく, これまで報告がなされていない。そこで本論文では高精度に直径制御された Si-NWs, Ge-NWs, Si/SiGe_{0.3} 積層-NWs を高密度に作製し, 更にナノワイヤー間にヘテロ材料 (SiO₂, SiGe_{0.3}) で埋込んだナノワイヤー複合膜を作製すると共にそれらの熱伝導率を評価した。またナノワイヤー複合薄膜 (SiNWs-SiGe_{0.3} 複合膜) の電気特性を併せて評価することで, 電気特性を損なうことなく, 熱伝導率を選択的に低減できることを実証した。更に SiNWs-SiGe_{0.3} 複合膜を用いて熱電変換デバイスを作製することで, 実際に熱電変換素子に利用できることも実証した。本論文は, これらの研究成果をまとめたものであり, 全編 5 章からなる。

第 1 章は序論であり, 本研究の背景や目的について述べている。

第 2 章では, 直径 10nm の Si-NWs, Ge-NWs, Si/SiGe_{0.3} 積層-NWs, 及びナノワイヤー間にスピノングラス (SoG) を埋込んだナノワイヤー-SoG 複合膜の作製技術, 及びナノワイヤー-SoG 複合膜の面外熱伝導率を 2 ω 法で評価した結果も記載している。直径 10nm のナノワイヤーの作製はフェリチンと呼ばれるたんぱく質をエッチングマスクとして, Cl₂ 中性粒子ビームで加工するバイオテンプレート極限加工を用いて作製している。中性粒子ビームエッチング (NBE) では Cl₂ と比較して Cl₂/F₂ 混合ガスをエッチングガスに用いた方が, エッチングマスクに対する Si のエッチング選択性が高いことを確認している。しかし, Si-NWs の作製では F ラジカルによるエッチング形状の異常が発生するため, Cl₂-NBE を用いて目的とする Si-NWs 構造を作製している【Si-NWs ; 直径 10 nm, 面密度 1.6 $\times 10^{11}$ /cm², 高さ 100 nm】(図 1)。更に Ge-NWs, Si/SiGe_{0.3} 積層-NWs の作製においても F ラジカルによる影響が大きく, Cl₂-NBE を用いて目的とする構造を作製している。ナノワイヤー (Si-NWs, Ge-NWs, Si/SiGe_{0.3}

積層-NWs) に対する SoG の埋込みは SoG 塗布後の焼成時に膜収縮が起こることで生じるナノワイヤーの歪みを懸念して、膜収縮率が小さい梯子型-シルセスキオキサンを用いて埋込みを行っている (図 2)。

Si-NWs に SoG を埋込んだ複合膜 (SiNWs-SoG 複合膜) の面外熱伝導率を 2ω 法で測定した結果、 1.8 W/mK であり有効媒質近似法で算出した熱伝導率【 25 W/mK 】と比較して大幅に低減していることから、ナノ構造化による熱伝導率の低減効果を受けていることを実証している。次に SiNWs-SoG 複合膜の熱伝導率の膜厚依存性を評価したところ、SiNWs-SoG 複合膜の膜厚が減少すると共に熱伝導率も低減していることを確認している。一般的に、熱伝導率は膜厚に依存せず一定だが、SiNWs-SoG 複合膜の熱伝導率に膜厚依存性が生じた理由として、Si-NWs の長さが短くなると共に Si 中のフォノンの群速度が低下したためと考えている。また SiNWs-SoG 複合膜の熱伝導率は Si-NWs 中の不純物濃度 (ホウ素濃度) の増加でも低減することを確認

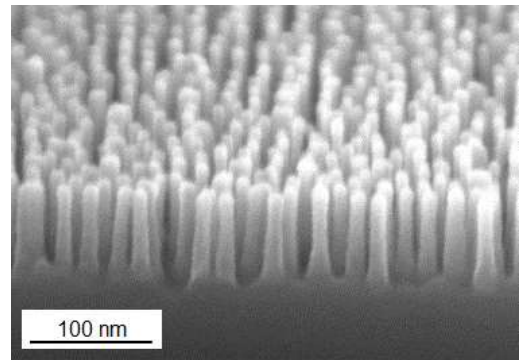


図1 Si-NWsのFE-SEM像 (鳥瞰図)

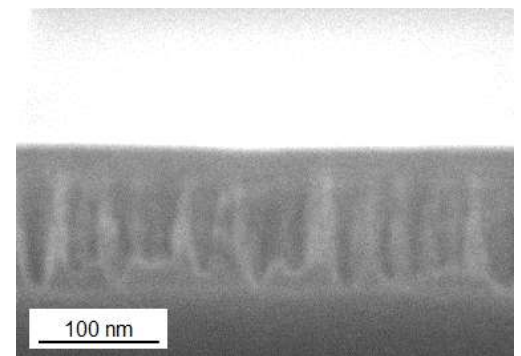


図2 SiNWs-SoG複合膜のFE-SEM像 (断面図)

している。Si-NWs 中の不純物 (ホウ素) の増加による熱伝導率が低下する理由として、不純物成分は短波長のフォノンを散乱させる特徴を有しており、Si-NWs と SoG の界面では散乱できない短波長のフォノンを散乱したためと考えられる。更にナノワイヤーの材料を Si から Ge や Si/SiGe_{0.3} 積層構造 (Si/SiGe_{0.3}=2nm/2nm) に変更した結果、ナノワイヤー材料の違いによる熱伝導率の違いを確認し、SiNWs-SoG 複合膜の熱伝導率と比較して GeNWs-SoG 複合膜、及び Si/SiGe_{0.3} 積層 NWs-SoG 複合膜の方がよりも低くなることを確認した。

以上、SiNWs-SoG 複合膜の膜厚や SiNWs 中の不純物濃度に依存して熱伝導率が低減することを実証しており、これまで報告のある何れの SiNWs-SoG 複合膜よりも低い熱伝導率を実現している。これらの成果は、直径 10nm のナノワイヤー複合膜の熱伝導率を材料や構造の選択により、制御できることを示す重要な成果である。

第 3 章では、2 章で作製した Si-NWs に対して SiGe_{0.3} を埋込んだ複合膜 (SiNWs-SiGe_{0.3} 複合膜) の作製技術、及び SiNWs-SiGe_{0.3} 複合膜の面外熱伝導率、面内電気伝導率、面内ゼーベック係数を評価した結果も記載している。Si-NWs に対する SiGe_{0.3} の埋込みは LP-CVD (Low Pressure-Chemical Vapor Deposition) 法により Si-NWs 間に空隙なく埋め込むことができることを実証している。

また SiNWs-SiGe_{0.3} 複合膜の面外熱伝導率を 2ω 法で評価したところ 3.5 W/mK であり、有効媒質近似法で算出した熱伝導率【 33 W/mK 】と比較して約 1/10 に低減しており、SiNWs-SiGe_{0.3} 複合膜においてもナノ構造化による熱伝導率の低減効果が高いことを実証している。更に SiNWs-SiGe_{0.3} 複合膜の熱伝導率はバルク Si やバルク SiGe_{0.3},

これまで報告されている Si や SiGe からなる量子井戸構造等のナノ構造体と比較しても低いことを実証している。

更に SiNWs-SiGe_{0.3} 複合膜の電気伝導率、ゼーベック係数の温度依存性を評価した結果、温度の上昇と共に電気伝導率の向上、及びゼーベック係数の低減を確認し、873 K で $1 \times 10^3 \text{ K}^2\text{m/W}$ 【ゼーベック係数 $478 \mu\text{V/K}$ 、電気伝導率 $4.4 \times 10^3 \text{ S/m}$ 】 と高い出力密度を得ており、バルク SiGe_{0.3} と同等の出力密度を有している。しかし、サンプル温度が 873 K 以上の領域で出力密度の低減（ゼーベック係数の低減）が発生しており、873 K 以上の温度域では SiGe_{0.3} 中に対する Si の拡散が顕著となり、SiNWs-SiGe_{0.3} 複合膜から SiGe の多結晶体に構造が変化したためと考えられる。

以上、SiNWs-SiGe_{0.3} 複合膜は電気特性を損なうことなく熱伝導率を選択的に低減できることを実証しており、これまで報告されている Si-NWs 複合膜の一つである SiNWs-SoG 複合膜と比較して 7 倍高い ZT 値を得ている。これらの成果は、直径 10nm のナノワイヤー複合膜の熱伝導率を材料や構造の選択により、電気特性を損なうことなく選択的に制御できることを示す重要な成果であり、異種材料を用いたナノ構造複合膜でも高効率な熱電材料となりえる可能性を示す重要な成果である。

第 4 章では、3 章で作製している SiNWs-SiGe_{0.3} 複合膜を用いて室温付近で僅かな温度差でも発電することが可能な熱電変換デバイスやそれを構成する p(n)-SiNWs-SiGe_{0.3} 複合膜の作製技術、及びそれらの熱電特性の評価結果も記載している。まず熱電変換デバイスの設計に必要となる p(n)-SiNWs-SiGe_{0.3} 複合膜の熱電特性の評価を目的として、SiNWs-SiGe_{0.3} 複合膜に対してイオン注入することで p(n)-SiNWs-SiGe_{0.3} 複合膜を作製し、Van der pauw 法でキャリア密度、ホール移動度、電気伝導率を評価し、更にゼーベック係数も評価している（表 1）。

表 1 p(n)-SiNWs-SiGe_{0.3} 複合膜の熱電特性の評価結果

	キャリア密度 (cm^{-3})	ホール移動度 ($\text{cm}^2\text{V/sec}$)	電気伝導率 (S/m)	ゼーベック係数 ($\mu\text{V/K}$)
p-SiNWs-SiGe _{0.3} 複合膜	1.9×10^{20}	12	3.5×10^4	87
n-SiNWs-SiGe _{0.3} 複合膜	8.4×10^{19}	21	2.8×10^4	94

次に p(n)-SiNWs-SiGe_{0.3} 複合膜の熱電特性の評価結果を元に熱電変換デバイスを設計し、マイクロファブリケーションプロセスを用いて目的とする熱電変換デバイスを作製した【素子数：p(n) 型素子 4 対、素子の大きさ：幅 1mm×長さ 10mm×厚さ 100nm、電極：Al】（図 3）。作製した熱電変換デバイスの発電特性を評価した結果、熱起電力は設計値と概ね一致したが【設計値： $720 \mu\text{V/K}$ 、実測値 $733 \mu\text{V/K}$ 】、内部抵抗は Al 電極と n-SiNWs-SiGe_{0.3} 複合膜間の界面電気抵抗が高く、設計値と比較して約 20 倍高かったが【設計値： $23 \text{ k}\Omega$ 、

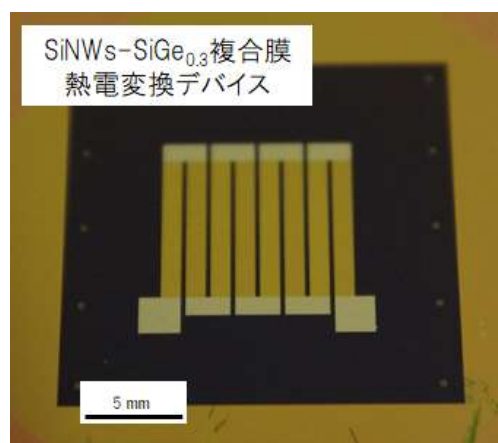


図3 SiNWs-SiGe_{0.3}複合膜を用いた熱電変換素子

実測値 $450\text{ k}\Omega$ 】、僅かな温度差でも発電することを確認している【発電量： 12 pW/cm^2 ($\Delta T=0.5\text{ K}$)】。また界面電気抵抗は不純物注入法の最適化により改善できる目途を得ている。これらの成果は、シリコンナノ構造複合膜を熱電変換デバイスへ応用する際に必要となる重要な成果である。

第5章は結論である。

以上要するに本論文は、熱電変換デバイスに応用するため、高密度・高均一な直径 10 nm の Si 系ナノワイヤーを用いたナノ構造複合膜、及び熱電変換デバイスを開発して重要な成果を得たものであり、機械システムデザイン工学、及びナノテクノロジーとマイクロシステムの融合による精密機械システムの発展に寄与することが少ない。